

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-034961

(43)Date of publication of application : 05.02.1992

(51)Int.Cl.

H01L 27/00

(21)Application number : 02-142156

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 30.05.1990

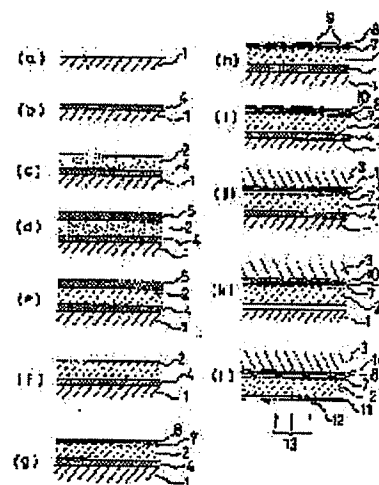
(72)Inventor : DEGUCHI MIKIO

## (54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

## (57)Abstract:

**PURPOSE:** To suppress the mixing of impurities into a semiconductor thin film and to realize an integrated structure by forming the semiconductor thin film on a heat resisting substrate, forming a matrix on the film, and thereafter peeling the heat resisting substrate from the semiconductor thin film.

**CONSTITUTION:** A peeling layer 4 is provided on a heat resisting substrate 1. For example, a P-type polycrystalline silicon thin film is formed on the layer 4 as a semiconductor thin film 2. The film 2 is covered with a cap layer 5. After the semiconductor thin film 2 undergoes zone melting and recrystallization, the cap layer 5 is removed, and a p+ diffused layer 7 and an oxide film 8 are formed. Then, the oxide film 8 is patterned, and an opening part 9 is provided. A metal layer 10 is formed thereon, and a matrix 3 is bonded. Then, the peeling layer 4 is decomposed, and the heat resisting substrate 1 is separated. A bonding layer 11 is provided on the surface of the semiconductor thin film 2 by n+ diffusion and the like, and a P-N junction is formed. Lattice electrodes 12 are further provided on the surface. Since the entire surface is covered with the peeling layer 4 and the cap layer 5, contamination with impurities in the melting recrystallization of the semiconductor thin film 2 is prevented.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## ⑫ 公開特許公報(A) 平4-34961

⑬ Int. Cl.<sup>5</sup>

H 01 L 27/00

識別記号

3 0 1 R  
3 0 1 B

庁内整理番号

7514-4M  
7514-4M

⑭ 公開 平成4年(1992)2月5日

審査請求 未請求 請求項の数 5 (全12頁)

⑮ 発明の名称 半導体装置およびその製造方法

⑯ 特 願 平2-142156

⑰ 出 願 平2(1990)5月30日

⑱ 発 明 者 出 口 幹 雄 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社光・マイクロ波デバイス研究所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 早瀬 憲一

## 明 細 書

## 1. 発明の名称

半導体装置およびその製造方法

## 2. 特許請求の範囲

(1) 半導体薄膜を形成するに必要な温度において、前記半導体薄膜を保持するに必要な機械的強度を有する耐熱性基板上に、前記半導体薄膜を形成する工程と、

母体を前記半導体薄膜上に接合する工程と、

前記耐熱性基板を前記半導体薄膜から剥離する工程とを有することを特徴とする半導体装置の製造方法。

(2) 前記耐熱性基板上に前記半導体薄膜を形成する前に、予め前記耐熱性基板の表面の少なくとも一部を剥離層で被覆し、前記耐熱性基板を前記半導体薄膜から剥離する工程において前記剥離層を分解することにより、前記耐熱性基板と前記半導体薄膜を分離することを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(3) 前記半導体薄膜を形成する工程において、

設けた前記半導体薄膜を帯域溶融再結晶化する工程を含むことを特徴とする特許請求の範囲第1項又は第2項に記載の半導体装置の製造方法。

(4) 半導体薄膜を形成するに必要な温度において、前記半導体薄膜を保持するに必要な機械的強度を有する耐熱性基板上に形成された前記半導体薄膜に前記半導体薄膜を保持するに必要な機械的強度を有する母体を接合し、前記耐熱性基板を前記半導体薄膜から剥離することによって、前記半導体薄膜と前記母体とから構成されることを特徴とする半導体装置。

(5) 特許請求の範囲第4項記載の母体上に半導体薄膜を有する半導体装置を第二の母体とし、前記第二の母体上に絶縁物を介して第二の半導体薄膜を形成したことを特徴とする半導体装置。

## 3. 発明の詳細な説明

(産業上の利用分野)

この発明は、半導体薄膜を用いた機能素子およびその製造技術に関するものである。

(従来の技術)

半導体薄膜を用いた機能素子に関する従来の技術を、例を挙げて以下に説明する。

例えば、第13図は従来の半導体薄膜を用いた半導体装置の一例の構造を、その製造工程に従って順に示す断面概略図である。図において1は耐熱性基板、108は拡散防止層、2は半導体薄膜、5はキャップ層、11は半導体薄膜2の表面に設けられたp-n接合層、12は格子電極である。

耐熱性基板1には、例えばシリコン、高融点金属、グラファイト、導電性セラミックス等が用いられる(第13図(a))。この表面にシリコン酸化膜からなる拡散防止層108を形成する(第13図(b))。次に、写真製版等の方法により、拡散防止層108の一部を除去して開口部109を設け(第13図(c))、この上に半導体材料ガス、例えばシラン、ジクロルシラン、トリクロルシラン等の分解等の手法により、半導体薄膜2を形成し(第13図(d))、さらにその上をシリコン酸化膜からなるキャップ層5で覆う(第13図(e))。キャップ層5の上から、半導体薄膜2を加熱して熔融

再結晶化(第13図(f))した後、キャップ層をエッチング除去する(第13図(g))。然る後、半導体薄膜の表面に微結晶膜の成長あるいは不純物拡散等により接合層11を形成し、必要に応じて透明導電膜(図示せず)を設け、さらに格子電極12を設けて半導体装置が完成する(第13図(h))。

こうして得られる半導体装置に、第13図(h)の矢印13に示す方向から光が照射されると、光は半導体装置内部で吸収され、半導体装置に設けられたp-n接合によって半導体薄膜2の膜厚方向に起電力が発生し、電流を取り出すことができる。電流は、一方は格子電極12から、もう一方は拡散防止層108に設けられた開口部109を通して耐熱性基板1から取り出される。第14図は20th IEEE Photovoltaic Specialists Conferenceにおいて発表された半導体装置の構造で、この場合には耐熱性基板1として多結晶シリコン、半導体薄膜2の材質にはシリコンが用いられている。しかしながら、以上のような半導体装置の製造方法においては、拡散防止層108の上に半導体薄

膜2を形成する際に、また、半導体薄膜2を熔融再結晶化する際に、高温の状態での工程を経るため、耐熱性基板1に半導体装置としての特性を低下させるような有害なFe、Ni、Cr等の不純物が含まれていると、拡散防止層108に設けられた開口部109を通して、これらの不純物が半導体薄膜2中に拡散し、半導体装置の性能を低下させてしまうという問題点があった。さらに、以上のような構造の半導体装置においては、拡散防止層108に設けられた開口部109を介して、半導体薄膜2と耐熱性基板1の間の電気的接触を図っており、耐熱性基板1として導電性を持つ材質を用いて、これ全体を電極としているので、この上に設けた半導体薄膜2を複数の領域に分けて形成し、お互いを電気的に接続した構造、すなわち、集積化された構造を実現することが困難であった。

また、第15図は従来から提案されている半導体装置の他の一例における構造の概念を示す断面図ある。図において、101はシリコン基板、1

18はシリコン基板101上に形成された集積回路領域、2は半導体薄膜、119は半導体薄膜2上に設けられた集積回路領域、120は層間絶縁膜、121は相互接続配線を表している。

シリコン基板101の表面には、集積回路領域118が形成されており、その上に層間絶縁膜120を挟んで、半導体薄膜2が2層設けられており、それぞれの半導体薄膜2上に集積回路領域119が形成されている。シリコン基板101上の集積回路118と半導体薄膜2上の集積回路119とは、お互いに相互接続配線121によって電気的に接続されており、それぞれの集積回路が全体で一つの機能を果たす半導体装置となっている。以上の構造を構成するには、まずシリコン基板101の上に集積回路領域118を形成し、その上に順次層間絶縁膜120と半導体薄膜2を設けて、その上に集積回路を形成し、下の層の集積回路領域118、119と相互接続配線121を施しながら構成するという製造方法をとる。このような構成の半導体装置に用いられる半導体薄膜2には、

通常、多結晶シリコンあるいは多結晶シリコンを溶融再結晶化したものが用いられる。半導体薄膜としての電気的な特性を考慮すると、多結晶シリコンそのままを用いるよりは、これを一旦溶融再結晶化し、単結晶領域を拡大したものをを用いることが望ましい。しかしながら、以上のような構造の半導体装置において、上記のように、集積回路領域118を形成したシリコン基板の上に半導体薄膜2を順次積層して構成する製造方法をとる場合には、その製造工程において一旦形成した集積回路領域が800～900℃以上の温度に晒されることは、形成した集積回路の機能を保護するために避けなければならない。一方で、半導体薄膜2を溶融再結晶化するためには、シリコンの場合、溶融が1414℃であるので、必然的にこの温度以上に半導体薄膜2を晒す必要があり、上記の要請と矛盾をきたし、このような半導体装置を実現することが困難であった。

これを解決するために、レーザビームや電子ビームを半導体薄膜2に照射し、これを局部的に加

構成し、第一の多結晶シリコン層132とその直上の第二の多結晶シリコン層133とが、もう一つの回路素子を構成しており、これらが互いに電気的に接続され、集積回路を形造っている。半導体薄膜すなわち第二の多結晶層シリコン層133の溶融再結晶化には、レーザビーム照射が用いられている。このように、例えばレーザビーム照射を採用することにより、第15図に示したような複雑な構造の半導体装置までは至らないが、その原型ともいえる、より簡単な構造の同様の半導体装置は徐々に実現されつつある。しかしながら、このような製造方法では、レーザビーム照射によって再結晶化して得られる半導体薄膜2は、広い面積にわたって単結晶の領域を得ることが困難であるため、半導体薄膜2上には大規模の複雑な集積回路を形成することができない。また、大面積に対してレーザビーム照射を施すには長時間を要し、生産性に劣るという問題点があった。

〔発明が解決しようとする課題〕

従来の半導体装置およびその製造方法は、以上

熱して溶融再結晶化し、既に形成した集積回路領域に与える影響を少なくして、上記のような半導体装置を実現しようという試みがある。例えば、第16図は、IEDM Technical Digest (1981)に発表された半導体装置の例である。図において101はp型シリコン基板、130はシリコン基板101に形成されたn型拡散領域、131はシリコン酸化膜、132は第一の多結晶シリコン層、133は第二の多結晶シリコン層である。第二の多結晶層シリコン層133が第15図における半導体薄膜2に相当し、この第二の多結晶シリコン薄膜133と第一の多結晶シリコン薄膜132およびシリコン基板101との間のシリコン酸化膜131が、第15図における層間絶縁層120に相当する。また、第二の多結晶シリコン層133とn型拡散領域130の接触部が、第15図における相互接続配線121に相当する。この例においては、第一の多結晶シリコン層132と二つのn型拡散領域130およびp型シリコン基板101が、集積回路の構成要素である一つの回路素子を

のように構成されているので、半導体薄膜中への不純物の混入を抑えることが困難、集積構造を実現することが困難、また、大面積化が困難、生産性に劣る、などの問題点があった。

この発明は、以上のような問題点を解消するためになされたもので、上記問題点をすべて解消できる半導体装置およびその製造方法を提供することを目的としている。

〔課題を解決するための手段〕

この発明に係る半導体装置の製造方法は、耐熱性基板上に半導体薄膜を形成し、この半導体薄膜の上に母体を形成した後、耐熱性基板を半導体薄膜から剥離するものである。

また、この発明に係る半導体装置は、この発明に係る半導体装置の製造方法によって、母体上に半導体薄膜を形成したものである。

〔作用〕

この発明における半導体装置の製造方法は、半導体薄膜を一旦耐熱性基板上に形成した後、この半導体薄膜を母体上に移し代える。

また、この発明における半導体装置は、一旦耐熱性基板上に形成された半導体薄膜が、半導体装置の母体上に移し代えられて構成される。

(実施例)

以下、この発明の一実施例を図について説明する。第1図はこの発明の第1の実施例による半導体装置の製造方法を、その製造工程に従って順に説明するための概略断面図である。図において、1は耐熱性基板、2は半導体薄膜、3は半導体装置の母体である。

耐熱性基板1(第1図(a))は半導体薄膜2を形成するために必要な温度において、その形状や組成が変化しないものでなければならない。例えば、半導体薄膜2が多結晶シリコンの場合は、半導体材料ガスの分解によってこれを形成するには、耐熱性基板1は600℃から約1200℃の温度に対して耐熱性を持っている必要がある。また、半導体薄膜2が非晶質シリコンの場合には、300℃程度の温度に耐える材質であればよい。この要請を満たす耐熱性基板1の材質としては、前者の

場合、例えば石英、カーボン、シリコン、セラミックス、高融点金属など、後者の場合には、ガラス、ステンレス等の金属、耐熱性樹脂等を用いることができる。

この耐熱性基板1の表面に、例えば半導体材料ガスの分解等の手段により、半導体薄膜2を形成する(第1図(b))。必要に応じてこの半導体薄膜2に、これを用いて構成しようとする半導体装置に適用するために必要な処理、例えば、パターンニング、酸化、不純物拡散、アニール、再結晶化、エピタキシャル成長、他の薄膜の積層形成およびそのパターンニング等の処理を施す。半導体薄膜2の上に、これを用いて構成しようとする半導体装置の母体3を接合する(第1図(c))。接合には、母体3を半導体薄膜2に直接接合するか、あるいは、接合剤を用いてもよく、また、接合剤そのものを母体3として用いてもよい。母体3の半導体薄膜2との接触部が、半導体薄膜2との付着性において十分な場合には、直接接合が可能である。例えば、接合剤そのものを母体3として用いる場

合や、半導体薄膜2を形成する工程において、半導体薄膜2に施す処理によって、母体との付着性の高い材質が表面に配置したり、半導体薄膜2の表面が母体との付着性の高い表面形状になったりする場合、例えば半導体薄膜2表面に集積回路を形成して凹凸ができる場合などがそれである。母体3との付着性の改善のために意図的に半導体薄膜2表面に処理を施してもよい。接合剤としては、例えばポリイミド系の樹脂等の有機物や低融点ガラス、リンやホウ素を添加したシリコン酸化膜等を用いることができる。

然る後、耐熱性基板1を半導体薄膜2から剥離する(第1図(d))。例えば、耐熱性基板1が多孔質セラミックス等の多孔質材料からなる場合には、耐熱性基板1内に半導体薄膜2を溶解する物質、すなわちエッチング液やエッチングガスを浸透させ、半導体薄膜のうち耐熱性基板1に接触している部分を部分的に溶解して、耐熱性基板1と半導体薄膜2の結合を取り除くことにより、耐熱性基板1を半導体薄膜2から剥離することができる。

例えば、半導体薄膜2が多結晶シリコンからなる場合には、エッチング液にHF、HNO<sub>3</sub>、CH<sub>3</sub>COOHの混合液等、エッチングガスにはClF<sub>3</sub>等を用いることができる。これによって、母体3上に半導体薄膜2が配置された構造の半導体装置が形成される。

第2図および第3図は、耐熱性基板1の表面に、半導体薄膜2を形成する前に、予め剥離層4を設けた場合の本発明の第2、第3実施例を示している。耐熱性基板1の表面の少なくとも一部に剥離層4を設ける(第2図(a)、第3図(a))。この上に半導体薄膜2を形成し(第2図(b)、第3図(b))、これに母体3を接合する(第2図(c)、第3図(c))ことは、第1図について示したと同様である。

第2図の第2の実施例は、耐熱性基板1を半導体薄膜2から剥離する工程において、耐熱性基板1と半導体薄膜2の間に設けた剥離層4を、溶媒により化学的に分解して除去し、耐熱性基板1を半導体薄膜2から剥離する場合について示している。半導体薄膜2と耐熱性基板1の間隙、すなわ

ち剥離層4の占める部分に溶媒が十分に浸透する場合は、耐熱性基板1は気密質のものでよいが、半導体薄膜2が大面積の場合は、耐熱性基板1に多孔質のものを用いる。例えば、半導体薄膜2が多結晶シリコンからなる場合には、剥離層4としてシリコン酸化膜、耐熱性基板1として多孔質セラミックス等を用いることができる。多孔質セラミックスとしては、例えば多孔質アルミナ等を用いる。この時、剥離層4の溶媒にはHFを用いることができる。耐熱性基板1に多孔質材料を用いた場合、材質によっては十分な平坦度の表面が得られない場合があるが、剥離層4を設けることにより剥離層4表面を平坦化することによって、平坦な表面を得ることができる。例えばシリコン酸化膜を剥離層4として用いる場合には、リンやホウ素を添加した酸化膜を用い、リフローすることにより平坦な表面が得られる。

第3図の第3の実施例は、耐熱性基板1を半導体薄膜2から剥離する工程において、耐熱性基板1と半導体薄膜2の間に設けた剥離層4を、機械

的応力により物理的に分解して、耐熱性基板1を半導体薄膜2から剥離する場合について示している。剥離層4として、例えば、シリコン、シリコン窒化物、シリコン酸化膜、シリコン炭化物、窒化ホウ素等の粉末を塗布してなる層を用いると、半導体薄膜2と耐熱性基板1との間の結合は、これらの粉末の粒子間の弱い結合によっているので、この場合、耐熱性基板1を半導体薄膜2から引き剥す機械的応力を加えることにより、容易に剥離層4を分解して、耐熱性基板1と半導体薄膜2を分離することが可能である(第3図(d))。また、粉末を塗布してなる層を、例えばシリコン酸化膜で被覆したものを剥離層4としてもよい。

また、第4図は、耐熱性基板1上に半導体薄膜2を形成する工程において、一旦形成した半導体薄膜2を溶融再結晶化する場合の本発明の第4の実施例について示している。例えば、多孔質アルミナ等からなる耐熱性基板1の表面に、シリコン酸化膜からなる剥離層4を気相法により設ける(第4図(a))。その上に半導体薄膜2として多結晶

シリコン膜を気相法により形成し、これを再び気相法により、シリコン酸化膜からなるキャップ層5で覆う(第4図(b))。さらにこの上にシリコン窒化膜を設けてもよい。次に、半導体薄膜2を加熱して溶融した後、固定させて再結晶化し(第4図(c))、キャップ層5を除去して、半導体薄膜2に母体3を接合し(第4図(d))、耐熱性基板1にHFを浸透させ、剥離層4のシリコン酸化膜を溶解し、耐熱性基板1を剥離する(第4図(e))。半導体薄膜2の加熱溶融には、レーザや電子ビーム等のエネルギービームを用いても、赤外線照射やカーボンヒータ等による加熱を用いてもよい。赤外線を線状に照射、あるいは線状のカーボンヒータ等によって、半導体薄膜2に帯状の溶融部分を作りこれを移動する帯域溶融再結晶化を行ってもよい。また、上記の例では、剥離層4とキャップ層5ともにシリコン酸化膜からなる場合について示したが、キャップ層5の除去にHFを用いる場合は、この時に剥離層4が同時に除去されてしまわないように、耐熱性基板1にHFが浸透しない

ように表面を保護材で覆う。

第5図は、本発明の第5の実施例を示し、これは第4図の第4の実施例と同様の実施例を示したものであるが、半導体薄膜2を形成する工程において、耐熱性基板1とその表面が同一面になるように半導体結晶6を隣接して配置し(第5図(a))、耐熱性基板1と半導体結晶6の両方の上に半導体薄膜2を形成する(第5図(b))。半導体結晶6は、半導体薄膜2と同一の材質のものを用いる。例えば、半導体薄膜2が多結晶シリコンの場合、半導体結晶6はシリコン単結晶を用いる。次に、半導体薄膜2に対して帯域溶融再結晶化を行う際、半導体結晶6上の半導体薄膜2を先ず加熱溶融し、加熱部分を移動させて、耐熱性基板1上の半導体薄膜2を端から順に溶融し、溶融部の移動により、半導体結晶6の上の部分から耐熱性基板1の上の部分へと、順に凝固させる。この操作により、半導体結晶6の上の半導体薄膜2は、半導体結晶6の結晶方位に引き込まれて、これと同じ結晶方位を持って凝固しようとし、耐熱性基板1上の半導

体薄膜2も、既に半導体結晶6と同じ結晶方位で凝固した半導体薄膜2の部分に引き込まれて、これと同じ結晶方位で凝固しようとする。このため、結果的に再結晶化後の半導体薄膜2の多くの部分が半導体結晶6と同じ結晶方位で凝固し、広い面積にわたって単結晶の領域を持つ半導体薄膜2が得られる。さらに、帯域熔融再結晶化を行った際の利点は、半導体薄膜2中に不純物が含まれている場合、偏析係数の小さい不純物が、熔融部の移動によって掃き寄せられて再結晶化と同時に精製が行われる点である。その後の工程は、第4図について示したと同様に、半導体薄膜2に母体3を接合し(第5図(d))、剝離層4を分解して耐熱性基板1を分離し(第5図(e))、さらに、半導体結晶6を切り離す(第5図(e))。

第6図は、以上に示した本発明による半導体装置の製造方法を、実際の半導体装置に適用した場合の本発明の第6の実施例を、その製造工程に従って、順に説明するための概略断面図である。耐熱性基板1(第6図(a))上に剝離層4を設け(第

6図(b))、半導体薄膜2として、例えばp型多結晶シリコン薄膜をその上に形成し(第6図(c))、これをキャップ層5で覆う(第6図(d))。半導体薄膜2を帯域熔融再結晶化(第6図(e))した後、キャップ層5を除去し(第6図(f))、半導体薄膜2表面にp<sup>+</sup>拡散層7および酸化膜8を形成する(第6図(g))。次に、酸化膜8をパターニングして一部に開口部9を設け(第6図(h))、その上にアルミニウムや銀等のスパッタや真空蒸着等によって、金属層10を形成し(第6図(i))、この上に母体3を接合する(第6図(j))。続いて、剝離層4を分解して耐熱性基板1を分離し(第6図(k))、半導体薄膜2の表面にn<sup>+</sup>拡散あるいはn型微結晶膜等により接合層11を設け、p-n接合を形成して、さらに、表面に格子電極12を設ける(第6図(l))。こうして得られる半導体装置に、第6図(l)の矢印13に示す方向から光が照射されると、光は半導体装置内部で吸収され、半導体装置に設けられたp-n接合によって半導体薄膜2の膜厚方向に起電力が発生し、電流を取り出すこと

ができる。電流は、一方は格子電極12から、もう一方は酸化膜8に設けられた開口部9を通して金属層10から取り出される。また、金属層10は、入射した光が半導体薄膜2を1回通過するだけでは十分吸収されなかった場合、これを反射してもう一度半導体薄膜2に入射させる働きを持っている。この方法によれば、半導体薄膜2の熔融再結晶化を、剝離層4とキャップ層5にその全面が覆われた状態で行っているため、加熱熔融された際の不純物による汚染は防ぐことができる。

また、第7図は第6図に示したと同様の本発明の第7の実施例による半導体装置をその製造工程に従って順に示しており、第7図(a)~第7図(f)の工程は第6図(a)~第6図(f)と同様である。第7図においては、半導体薄膜2表面に、先に接合層11を形成して格子電極12を設け(第7図(g))、これに透光性の母体3を接合し(第7図(h))、その後剝離層4を分解して耐熱性基板1を分離し(第7図(i))、金属層10を設けて裏面電極とする(第7図(j))。この場合、光は矢印13に示すよ

うに、透光性の母体3側から照射する。

以上に示した実施例においては、半導体薄膜2をパターニングせずに利用した半導体装置について示したが、半導体薄膜2を適当な大きさの領域に分割して用いてもよく、第8図はこのようにした本発明の第8の実施例について示している。第8図(a)~第8図(f)の工程は第6図(a)~第6図(f)と同様である。第8図(g)において、半導体薄膜2にp<sup>+</sup>拡散層7を形成し、第6図と同様に、酸化膜8を設けてもよいが、簡単のため図には酸化膜8を設けない場合について示す。この上に金属層10を設け(第8図(h))、これをパターニング(第8図(i))した後、母体3を接合し(第8図(j))、剝離層4を分解して耐熱性基板1を分離する(第8図(k))。さらに、半導体薄膜2を金属層10のパターンと整合をとって分割し、パターニングを行う(第8図(l))。この時、例えば図に示すように、半導体薄膜2が分割されてできる間隙に、金属層10の一部が露出するようにする。然る後、半導体薄膜2にp-n接合層(図示せず)を形成

し、格子電極12を、その一部が半導体薄膜2の間隙に露出した金属層10に接触するように形成する(第8図(c))。これによって、半導体装置が、例えば第6図や第7図に示すような、光の照射によって発電を行うための半導体素子である場合、一つの母体3上に、複数の半導体薄膜2による発電領域を有し、それらをお互いに直列接続した構成の半導体装置が得られる。

上記実施例では、分割された半導体薄膜2を電氣的に接続するために、格子電極12を用いた場合について示したが、例えば透明導電性膜等を用いてもよい。また、半導体薄膜2による発電領域に、さらに第二の半導体薄膜による発電素子を積層してもよく、例えば第9図に示す第9の実施例に、この場合における、半導体薄膜2の間隙部の加工の様子を順を追って示す。分割され、p-n接合層(図示せず)の形成された、例えば多結晶シリコン等の半導体薄膜2を、例えば非晶質シリコン等の第二の半導体薄膜14による発電素子で覆う(第9図(a))。この第二の半導体薄膜14の

一部を、例えばレーザビーム等により溶融して除去(第9図(b))した後、透明導電性膜15で被覆し(第9図(c))、さらにレーザビーム等により第二の半導体薄膜14と透明導電性膜15の一部を同時に切断除去する(第9図(d))。

また、第10図の第10の実施例に示すように、第二の半導体薄膜14と透明導電性膜15を全面に形成(第10図(a))してから、例えばレーザビーム等により2ヶ所切断除去し(第10図(b))、その後一方の切断部を、例えば導電性ペースト等で埋めて、透明導電性膜15と金属膜10の電氣的接続を行う(第10図(c))。これによって半導体薄膜2と第二の半導体薄膜14の積層構造の発電素子が、同一母体3上に複数領域に設けられ、それらを直列に接続した構成の半導体装置が得られる。

第11図および第12図は、本発明による半導体装置の製造方法を、さらに別の半導体装置に適用した場合の本発明の第11、第12の実施例を、その製造工程に従って、順に説明するための概略

断面図である。ここに示す実施例は、半導体薄膜を用いた半導体集積回路、特に、集積回路を形成した半導体薄膜を多層に積層した構造の半導体装置に関するものである。第11図(a)~第11図(f)および第12図(a)~第12図(f)の工程は第6図(a)~第6図(f)と同様である。第11図に示すように、耐熱性基板1上に剝離層4を介して形成された半導体薄膜2に、例えば、母体3を、例えばポリイミド系樹脂や低融点ガラス等の電気絶縁性の接合剤17を用いて接合する(第11図(g))。剝離層4を分解して耐熱性基板1を分離(第11図(h))した後、半導体薄膜2上に処理を施して集積回路領域18を形成する(第11図(i))。母体3および接合剤17は、集積回路領域18を形成する処理に耐えるものであれば何でもよく、例えば母体3として、既に集積回路の形成された半導体基板を用いれば、集積回路を絶縁物を挟んで積層した構造の半導体装置が得られる。また、この実施例による半導体装置を母体3として、繰り返して半導体薄膜2を積層して行けば、集積回路の設けら

れた半導体薄膜を多層に積層した構造の半導体装置が得られる。

さらに、第12図に示すように、耐熱性基板1上において、半導体薄膜2をこれから分離する前に、表面に集積回路領域18を形成し(第12図(b))、その後に母体3を接合し(第12図(h))、耐熱性基板1を分離する(第12図(i))ようにしてもよい。この場合は、母体3や接合剤17は集積回路を形成するための処理に耐える必要がないので、母体3は半導体薄膜2を機械的に支持できるものであればなんでもよく、その材質の選択に自由度が大きい。

以上のようにこの発明による半導体装置の製造方法によれば、半導体薄膜2の溶融再結晶化は、耐熱性基板1上において行うので、再結晶化時の温度上昇により、既に形成された集積回路の動作に影響を与えることなく、多層構造の半導体集積回路を構成することができる。さらに、これによって、溶融再結晶化の手段として、赤外線ヒータやカーボンヒータによる加熱を用いることができ



るので、大面積の半導体薄膜2を一度に処理することができ、生産性が向上する利点がある。

また、このように、集積回路を形成した半導体薄膜2を積層した構造の半導体装置を構成する場合には、半導体薄膜2の厚さは、集積回路としての動作に支障がない範囲において、できるだけ薄い方が望ましいので、例えば第11図の場合は第11図(i)で集積回路を形成する前に、第12図の場合は第12図(ii)で集積回路を形成する前に、半導体薄膜2をエッチングあるいは研磨して厚さを薄くしてもよい。

なお、上記の各実施例においては、半導体薄膜2として主に多結晶シリコン薄膜、剥離層4として主にシリコン酸化膜を用いた場合等について示したが、各部の材質はこれらに限定されるものではない。

〔発明の効果〕

以上のように、この発明による半導体装置およびその製造方法においては、耐熱性基板上に半導体薄膜を形成し、この半導体薄膜の上に母体を形

成した後、耐熱性基板を半導体薄膜から剥離するように構成したので、半導体薄膜中への不純物の混入を防止することができ、大面積化が可能となり、生産性が向上し、また、一つの母体上に複数枚の半導体薄膜領域を形成しお互いに電気的に接続した集積構造を実現することができ、母体の材質の選択に自由度が大きく、また、多くの機能を集積した半導体装置を実現することができる効果がある。

#### 4. 図面の簡単な説明

第1図は、この発明の第1の実施例による半導体装置の製造方法を、その製造工程に従って順に説明するための概略断面図、第2図ないし第5図は、この発明の第2ないし第5の実施例による半導体装置の製造方法を、その製造工程に従って順に説明するための概略断面図、第6図は、この発明による半導体装置の製造方法を、実際の半導体装置に適用した場合の第6の実施例を、その製造工程に従って、順に説明するための概略断面図、第7図ないし第12図は、この発明による半導体

装置の製造方法を、他の実際の半導体装置に適用した場合の第7ないし第12の実施例、その製造工程に従って、順に説明するための概略断面図、第13図は、従来の半導体装置の製造方法を、その製造工程に従って説明するための概略断面図、第14図ないし第16図は、従来の半導体装置の構造を示す概略断面図である。

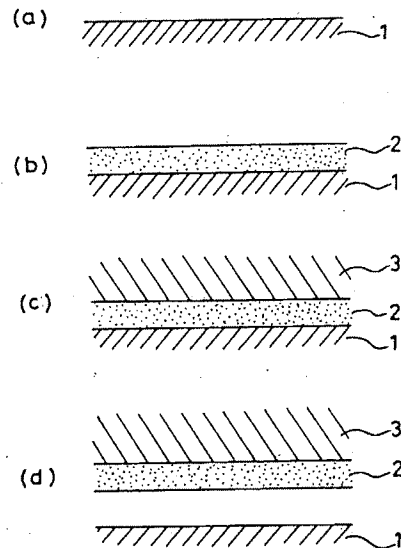
図において、1は耐熱性基板、2は半導体薄膜、3は母体、4は剥離層である。

なお、図中同一符号は、同一または相当部分を示す。

代理人 早瀬憲一

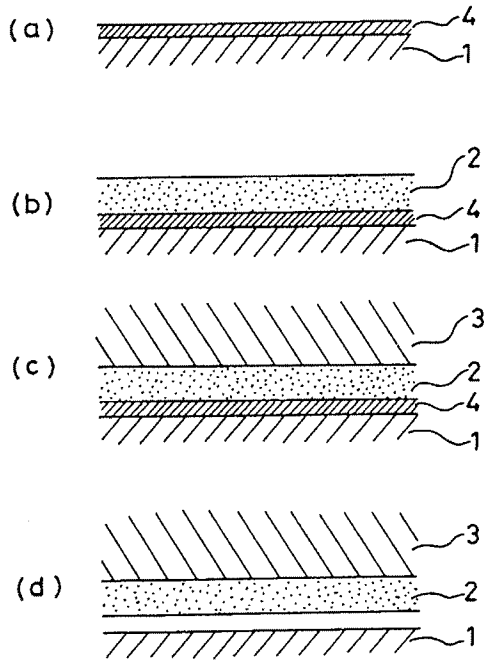
第1図

1:耐熱性基板  
2:半導体薄膜  
3:母体

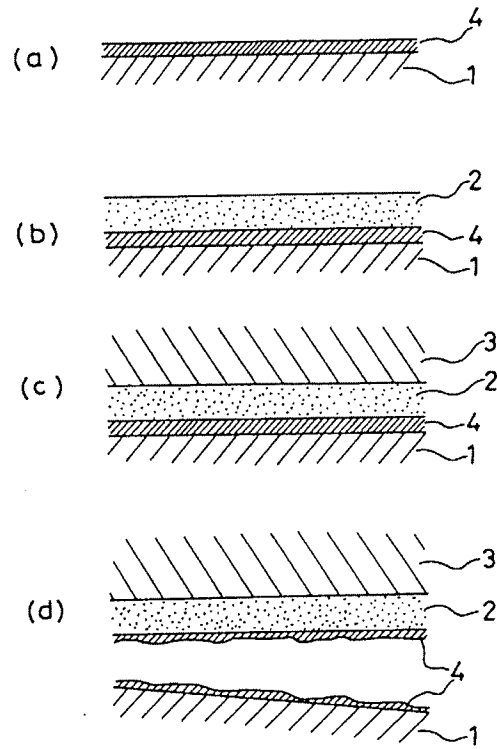


第 2 図

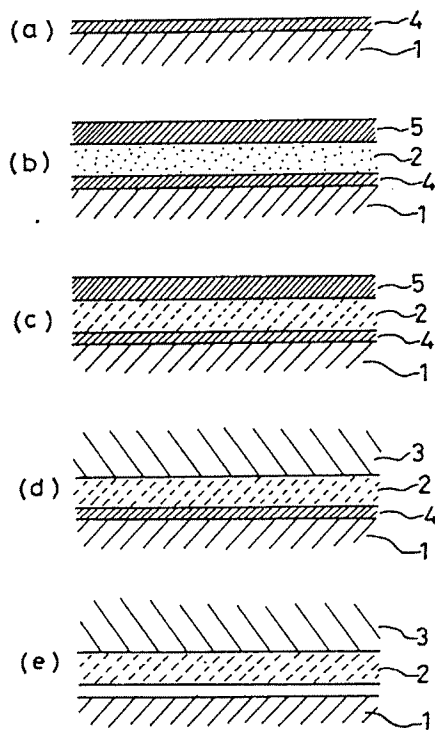
4: 剥離層



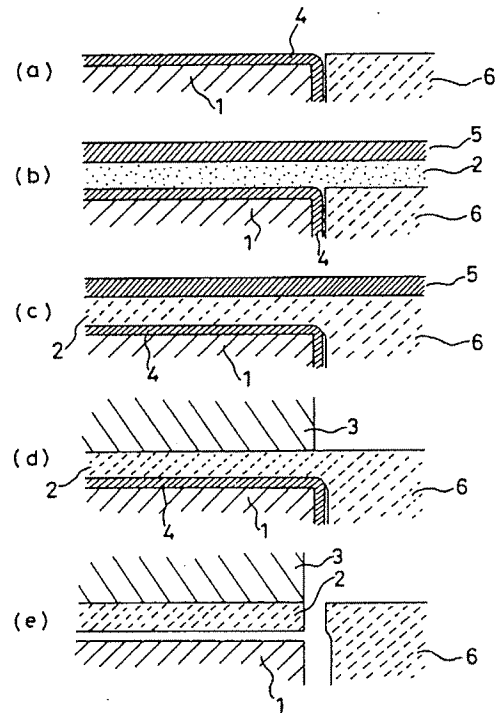
第 3 図



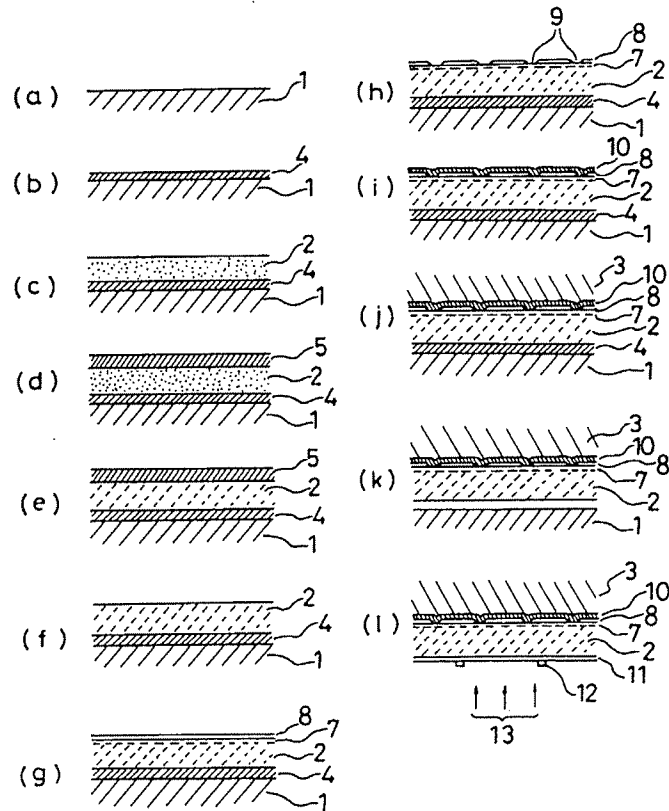
第 4 図



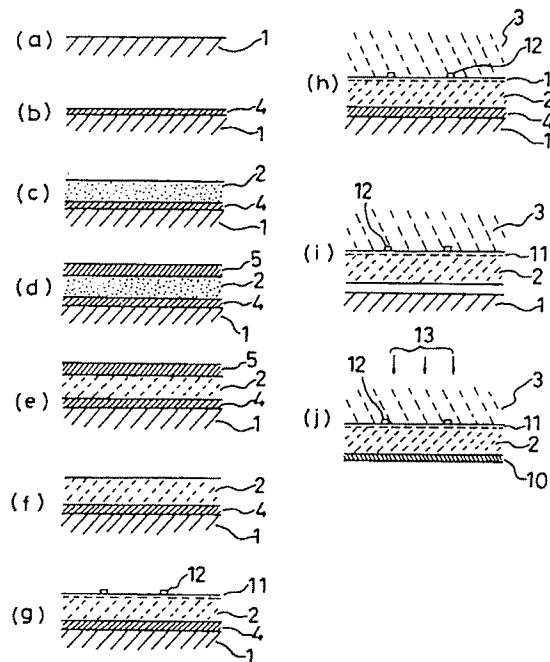
第 5 図



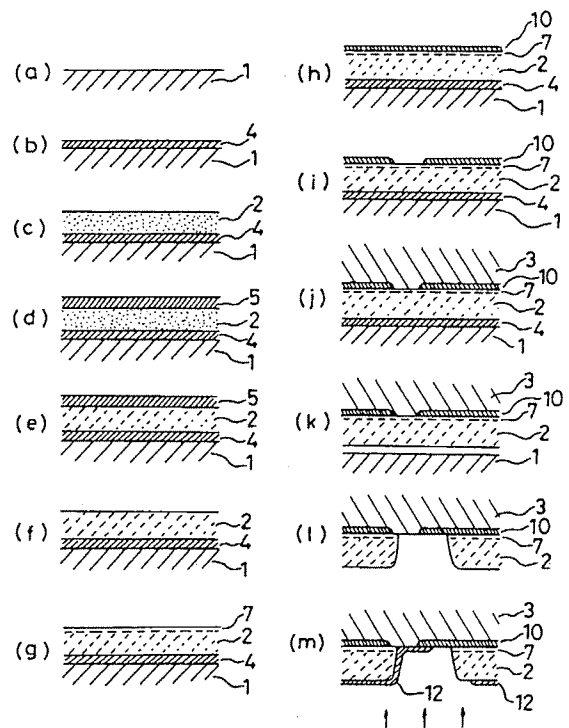
第 6 図



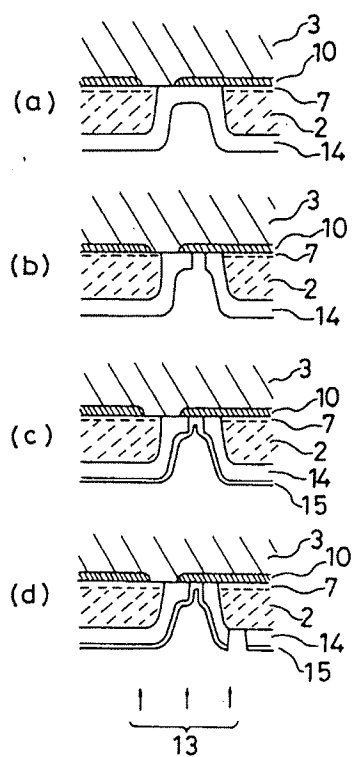
第 7 図



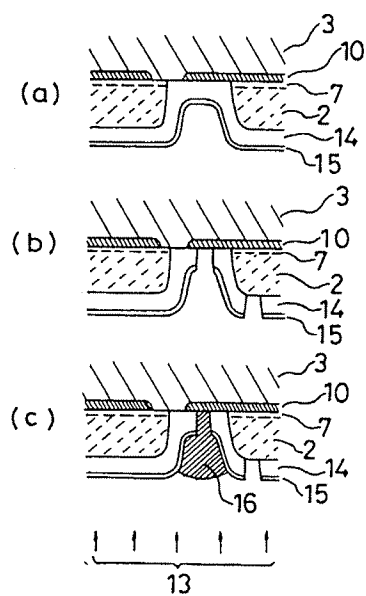
第 8 図



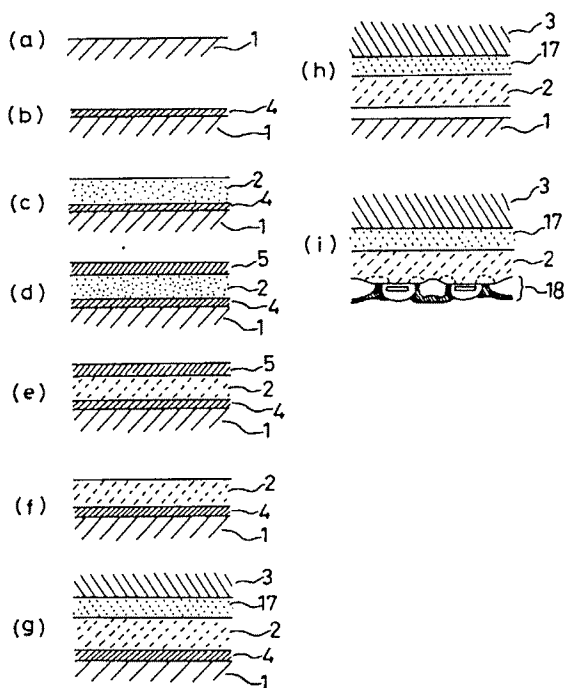
第 9 図



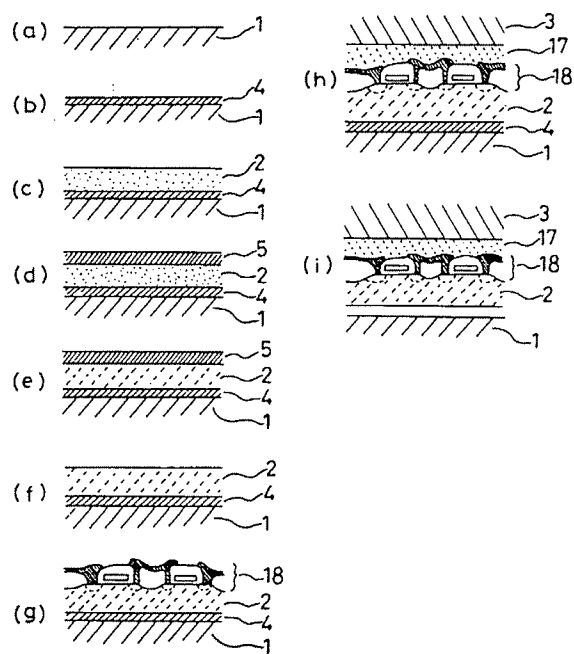
第 10 図



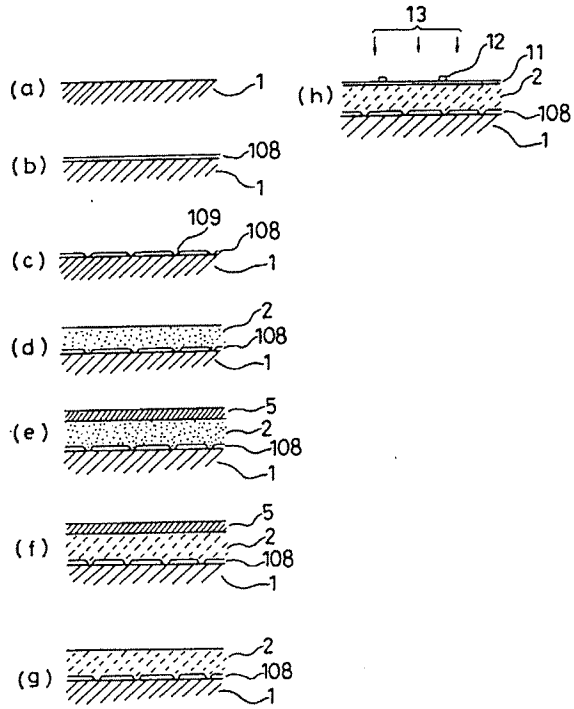
第 11 図



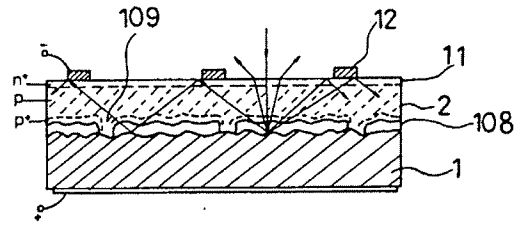
第 12 図



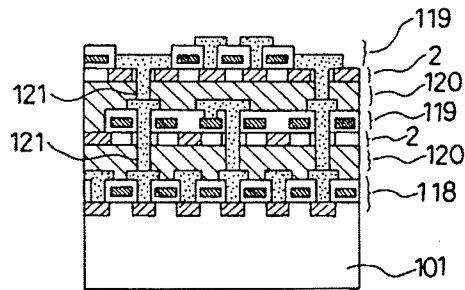
第13図



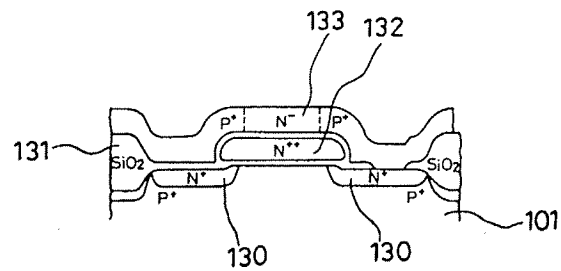
第14図



第15図



第16図



(19) Japan Patent Office (JP)  
(12) Publication of Unexamined Patent Application (A)  
(11) Japanese Patent Laid-open Number: Hei 4-34961  
(43) Laid-open Date: Heisei 4-2-5 (February 5, 1992)  
(51) Int.Cl.<sup>5</sup> Identification Code Office Reference  
Number  
H 01 L 27/00 301 R 7514-4M  
310 B 7514-4M  
Request for Examination: Not Requested  
Number of Claims: 5 (12 pages in total)

(54) Title of the Invention: SEMICONDUCTOR DEVICE AND MANUFACTURING  
METHOD THEREOF  
(21) Tokugan: Hei 2-142156  
(22) Filing Date: Hei 2-5-30 (May 30, 1990)  
(72) Inventor: DEGUCHI Mikio  
c/o Mitsubishi Electric Corporation. Optical and  
Microwave Device Laboratories  
Mizuhara 4-1, Itami-shi, Hyogo prefecture  
(71) Applicant: Mitsubishi Electric Corporation  
Marunouchi 2-2-3, Chiyoda-ku, Tokyo  
(74) Agent: Patent Attorney HAYASE Kenichi

SPECIFICATION

1. Title of the Invention

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

## 2. Scope of Claims

(1) A manufacturing method of a semiconductor device, is characterized by comprising the steps of:

forming a semiconductor thin film on a heat resistant substrate having a mechanical strength necessary for supporting the semiconductor thin film, in a temperature necessary for forming the semiconductor thin film;  
joining a base body on the semiconductor thin film; and  
peeling off the heat resistant substrate from the semiconductor thin film.

(2) The manufacturing method of a semiconductor device according to claim 1, the manufacturing method being characterized in that the heat resistant substrate and the semiconductor thin film are separated from each other by previously covering at least a part of a surface of the heat resistant substrate with a release layer before forming the semiconductor thin film on the heat resistant substrate, and by dissolving the semiconductor thin film in the step of peeling off the heat resistant substrate from the semiconductor thin film.

(3) The manufacturing method of a semiconductor device according to claim 1 or claim 2, the manufacturing method being characterized in that the step of forming the semiconductor thin film includes:

a step of performing zone melting recrystallization on the provided semiconductor thin film.

(4) A semiconductor device is characterized by being constituted of a semiconductor thin film and a base body as a result of joining the semiconductor thin film to the base body to in a temperature necessary to form the semiconductor thin film, the semiconductor thin film being formed on a heat resistant substrate having a mechanical strength necessary to hold the semiconductor thin film and the base body having a mechanical strength necessary to hold the semiconductor thin film; and peeling off the heat resistant substrate from the semiconductor thin film.

(5) A semiconductor device is characterized in that with a semiconductor device having a semiconductor thin film on the base body according to claim 4 as a second base body, a second semiconductor thin film is formed on the second base body with an insulating material interposed therebetween.

## 3. Detailed Description of the Invention

[Field of the Industrial Application]

The present invention relates to a functional device in which a semiconductor thin film is used and to a manufacturing method thereof.

[Prior Art]

Hereinbelow, conventional technologies relating to a functional device in which a semiconductor thin film is used will be explained below with examples.

For example, Fig. 13 is a cross-sectional schematic view showing a structure of an example of a conventional semiconductor device, in which a semiconductor thin film is used, step by step in accordance with manufacturing steps thereof. In this drawing, reference numeral 1 denotes a heat resistant substrate; 108, a diffusion prevention layer; 2, a semiconductor thin film; 5, a cap layer; 11, a p-n junction layer provided on the surface of the semiconductor thin film 2; and 12, grid electrodes.

For the heat resistant substrate 1, for example, silicone,

a refractory metal, graphite, conductive ceramics or the like is used (Fig. 13(a)). On the surface thereof, the diffusion prevention layer 108 formed of a silicon oxide film is formed (Fig. 13(b)). Next, openings 109 are provided by removing a part of the diffusion prevention layer 108 by use of a method such as a photo-engraving method (Fig. 13(c)). The semiconductor thin film 2 is formed thereon by use of a method of, for example, decomposing semiconductor material gas such as silane, dichlorosilane and trichlorosilane (Fig. 13(d)). The cap layer 5 formed of a silicon oxide film covers the semiconductor thin film 2 (Fig. 13(e)). After heat is applied from above the cap layer 5 to the semiconductor thin film 2 to melt and recrystallize the semiconductor thin film 2 (Fig. 13(f)), the cap layer is etched and removed (Fig. 13(g)). Thereafter, the junction layer 11 is formed by causing a microcrystalline film to grow on the surface of the semiconductor film or by impurity diffusion. A transparent conductive film (not shown) is provided, if necessary. Further, the grid electrodes 12 are provided, and then the semiconductor device is completed (Fig. 13(h)).

When a semiconductor device thus obtained is irradiated with a light in the arrow direction shown in Fig. 13(h), the light is absorbed inside the semiconductor device. By the p-n junction provided in the semiconductor device, an electromotive force is generated in a thickness direction of the semiconductor thin film 2, whereby an electric current can be extracted. A part of the electric current is extracted from the grid electrodes 12, and the other part thereof is extracted from the heat resistant substrate 1 through openings 109 provided to the diffusion prevention layer 108. Fig. 14 is a configuration of a semiconductor device announced in 20th IEEE Photovoltaic Specialists Conference. In this case, polycrystalline silicon is used as the heat resistant substrate 1, and silicon is used as a material of the semiconductor thin film 2. However, in a manufacturing method of the semiconductor device as described above, when a the semiconductor thin film 2 is formed on the diffusion prevention layer 18, or when the semiconductor thin film 2 is melted and recrystallized, a process in a state of high temperature is performed. For this reason, there has been a problem that if damaging impurities such as Fe, Ni, or Cr, which deteriorates characteristics of a semiconductor device, is contained in the heat resistant substrate 1, these impurities are diffused into the semiconductor thin film 2 through the openings 109 provided to the diffusion prevention layer 108, whereby a performance of the semiconductor device is deteriorated. Furthermore, in a semiconductor device having a configuration as described above, an electric contact between the semiconductor thin film 2 and the heat resistant substrate 1 is achieved with the openings 109 provided to the diffusion prevention layer 108. Since a material having conductivity is used as the heat resistant substrate 1 and the whole thereof is used as electrodes, it has been difficult to realize a configuration in which the semiconductor thin film 2 provided on the heat resistant substrate 1 is formed into a plurality of separated regions and the regions are electrically connected, that is, an integrated configuration.

Further, Fig. 15 is a cross-sectional view showing a concept of a configuration according to another example of semiconductor devices, which has been conventionally proposed.



In the drawing, reference numeral 101 denotes a silicon substrate; 118, an integrated circuit region formed on the silicon substrate 101; 2, semiconductor thin films; 119, an integrated circuit region formed on the semiconductor thin film 2; 120, an interlayer insulating film; and 121, interconnection.

On the surface of the silicon substrate 101, the integrated circuit region 118 is formed, and two layers of semiconductor thin films 2 are provided thereon with the interlayer insulating film 120 interposed therebetween. The integrated circuit region 119 is formed on the respective semiconductor thin films 2. The integrated circuit 118 on the silicon substrate 101 and the integrated circuit 119 on the semiconductor thin film 2 are electrically connected to each other by the interconnection 121, whereby the semiconductor device is obtained in which respective integrated circuits exercise a collected function. In order to constitute the above configuration, taken is a manufacturing method in which, the integrated circuit region 118 is first formed on the silicon substrate 101, the interlayer insulating layer 120 and the semiconductor thin film 2 are sequentially provided thereon, and the integrated circuit is connected to the integrated circuit regions 118 and 119, which are lower layers, by the mutual interconnection 121. For the semiconductor thin film 2 used for the semiconductor device having such a configuration, polycrystalline silicon or one obtained by melting and recrystallizing polycrystalline silicon is generally used. In consideration of electric characteristics as a semiconductor thin film, rather than using polycrystalline silicon as it is, it is preferable to use one obtained by melting and recrystallizing polycrystalline silicon once, whereby a polycrystalline region is enlarged. However, in a semiconductor device having the configuration as above, as described above, in a case where the manufacturing method in which a configuration is made by sequentially superposing the semiconductor thin film 2 on the silicon substrate on which the integrated circuit region 118 is formed, it should be avoided that, in order to protect functions of the formed integrated circuit, the integrated circuit region once formed in the manufacturing process are exposed to a temperature of not lower than 800. to 900.. On the other hand, for the purpose of melting and recrystallizing the semiconductor thin film 2, in a case of silicone, it melts at 1414.. Accordingly, it is necessary to expose the semiconductor thin film 2 to a temperature not lower than 1414.. Since this contradicts the above-described requirement, it has been difficult to realize such a semiconductor device.

To solve this, there has been an attempt to realize the semiconductor device as described above by irradiating the semiconductor thin film 2 with a laser beam or an electron beam and locally heating the semiconductor thin film 2 to minimize effects to be given to the integrated circuit region which has already been formed. For example, Fig. 16 is an example of the semiconductor device announced in IEDM Technical Digest (1981). In the drawing, reference numeral 101 denotes a p-type silicon substrate; 130, n-type diffusion regions formed on the silicon substrate 101; 131, a silicon oxide film; 132, a first polycrystalline silicon layer; and 133, a second polycrystalline silicon layer. The second

polycrystalline silicon layer 133 corresponds to the semiconductor thin film 2 in Fig. 15. The silicon oxide film 131 corresponds to the interlayer insulating layer 120 in Fig. 15, the silicon oxide film 131 being between the silicon substrate 101, and the second polycrystalline silicon layer 133 and the first polycrystalline silicon layer 132. Additionally, a contact portion of the second polycrystalline silicon layer 133 and the n-type diffusion regions 130 correspond to the interconnection 121 in Fig. 15. In this example, the first polycrystalline silicon layer 132, two n-type diffusion regions 130 and the p-type silicon substrate 101 constitute a circuit device which is a component of an integrated circuit. The first polycrystalline silicon layer 132, and the second polycrystalline silicon layer 133 placed directly thereabove constitute another circuit device. These circuit devices are electrically connected and form an integrated circuit. Laser beam irradiation is used for melting and recrystallizing the semiconductor thin film, that is, the second polycrystalline silicon layer 133. As described, for example, by adopting laser beam irradiation, although a semiconductor device having such a complex configuration as shown in Fig. 15, has not been realized, a similar semiconductor device having a more simple structure, which can be said as a prototype thereof, has been gradually realized. However, in such a manufacturing method, it is difficult to obtain a monocrystalline region across a large area in the semiconductor thin film 2 obtained by recrystallization using laser beam irradiation. Therefore, it is not possible to form a large-scaled complicated integrated circuit on the semiconductor thin film 2. Additionally, there has been a problem that it requires a long time to apply laser beam irradiation to the large area and productivity is deteriorated.

[Problems to be Solved by the Invention]

Since the conventional semiconductor device and the manufacturing method thereof are constituted as described, there have been problems such as difficulties in inhibiting intrusion of impurities, realizing an integrated structure, and making the area larger, as well as a poor productivity.

The present invention is made to solve the problems above, and an object is to provide a semiconductor device and a manufacturing method thereof which can solve all of the above-described problems.

[Means for solving the Problems]

In the manufacturing method according to the present invention, after a semiconductor thin film is formed on a heat resistant substrate and a base body is formed on the semiconductor thin film, the semiconductor thin film is peeled off from the heat resistant substrate.

Further, in the semiconductor device according to the present invention, after the semiconductor thin film is formed on the base body by use of the manufacturing method of the semiconductor device according to the present invention.

[Operations]

In the method of manufacturing a semiconductor device according to the present invention, after a semiconductor thin film is formed on a heat resistant substrate once, the semiconductor thin film is transferred to a base body.

In addition, the semiconductor device according to the present invention is constituted in a manner that a semiconductor thin film once formed on a heat resistant substrate is transferred

to a base body of the semiconductor device.

[Example]

Hereinbelow, an example of the present invention is explained with reference to drawings. Fig. 1 is a schematic cross-sectional view for explaining manufacturing method of a semiconductor device according to a first example of the invention step by step in accordance with manufacturing steps thereof. In the drawings, reference numerals 1, 2, and 3 denote a heat resistant substrate, a semiconductor thin film, and a base body of the semiconductor device, respectively.

In the drawing, a heat resistant substrate 1 (Fig. 1(a)) must be one the shape and composition of which do not change in a temperature necessary for forming a semiconductor thin film. For example, in a case where the semiconductor thin film 2 is polycrystalline silicon, in order to form the semiconductor thin film by use of decomposition of a semiconductor material gas, the heat resistant substrate 1 has to have heat resistance to a temperature between at least 600° and about 1200°. Additionally, in a case where the semiconductor thin film 2 is amorphous silicon, a material resistant to a temperature of about 300 may be used. As a material for the heat resistant substrate 1 satisfying this requirement, in the former case, for example, quartz, carbon, silicon, ceramics, a high-melting-point metal, or the like, in the latter case, glass, a metal such as a stainless metal, heat resistant resin, or the like, can be used.

The semiconductor thin film 2 is formed on the surface of the heat resistant substrate 1 by use of means such as decomposition of a semiconductor material gas (Fig. 1(b)). If necessary, this semiconductor thin film 2 undergoes necessary processing for application to the semiconductor device to be configured with this semiconductor device 2, the processing being, for example, patterning, oxidation, impurity diffusion, annealing, recrystallization, epitaxial growth, and forming a lamination layer of another thin film and patterning thereof, and the like. On the semiconductor thin film 2A, a base body 3 of the semiconductor device to be formed with the semiconductor thin film 2 is joined (Fig. 1(c)). For the joining, the base body 3 may be directly joined to the semiconductor thin film 2, or a bonding agent may be used. In addition, a bonding agent itself may be used as the base body 3. Direct joining is possible in a case where the contact portion between the base body and the semiconductor thin film 2 has sufficient adhesiveness with the semiconductor thin film 2. The cases are, for example, where the bonding agent is used as the base body 3, and where, by the processing for the semiconductor thin film 2 in the step of forming the semiconductor thin film 2, a material having high adhesion to the base body is placed on the surface thereof or the surface of the semiconductor thin film 2 becomes to have a surface shape highly adherent to the base body, that is, for example, a case where integrated circuits are formed and irregularities are formed thereon. It is also possible to intentionally perform processing on the surface of the semiconductor thin film 2 for the purpose of improving the adherence to the base body 3. As the bonding agent, it is possible to use, for example, an organic matter film such as a polyimide-based resin, low-melting point glass, silicon oxide film to which phosphorus or boron is added.

Hereinafter, the heat resistant substrate 1 is peeled off from the semiconductor thin film 2 (Fig. 1(d)). In a case where the heat resistant substrate 1 is formed of a porous material such as porous ceramics, for example, a material for dissolving the semiconductor thin film 2 in the heat resistant substrate 1, that is, an etchant or an etching gas, is caused to permeate the heat resistant substrate 1 for partly dissolving a part of the semiconductor thin film contacting the heat resistant substrate 1, whereby the join between the heat resistant substrate 1 and the semiconductor thin film 2 is removed. Accordingly, it is made possible to peel off the heat resistant substrate 1 from the semiconductor thin film 2. In a case where the semiconductor thin film 2 is formed of polycrystalline silicon, for example, it is possible to use, as the etchant, a mixture of HF, HNO<sub>3</sub> and CH<sub>3</sub>COOH, or the like, and as the etching gas, ClF<sub>3</sub> or the like. Because of this, the semiconductor device having a structure, in which the semiconductor thin film 2 is placed on the base body 3, is formed.

Fig. 2 and Fig. 3 show second and third examples of the present invention in a case of previously providing a release layer 4 before forming a semiconductor thin film 2 on a surface of a heat resistant substrate 1. The release layer 4 is provided to at least a part of the surface of the heat resistant substrate 1 (Fig. 2(a), and Fig. 3(b)). The semiconductor thin film 2 is formed on the release layer 4, and a base body 3 is joined thereto (Fig. 2(c), and Fig. 3(c)), as in the case shown in Fig. 1.

The second example in Fig. 2 shows a case where, in the step of peeling off the heat resistant substrate 1 from the semiconductor thin film 2, the heat-resistant substrate 1 is peeled from the semiconductor thin film 2 by chemically dissolving with a solvent the release layer 4 which is provided between the heat resistant layer 1 and the semiconductor thin film 2. In a case where the solvent infiltrates into the space between the semiconductor thin film 2 and the heat resistant substrate 1, that is, a portion where the release layer 4 occupies, the heat resistant substrate 1 may be airtight one. However, in a case where the semiconductor thin film 2 has a large surface area, porous one is used. For example, in the case where the semiconductor thin film 2 is formed of polycrystalline silicon, a silicon oxide film, and porous ceramics or the like, are used respectively as the release layer 4 and the heat resistant substrate 1. For example, porous alumina or the like is used as the porous ceramics. In this case, it is possible to use HF as a solvent for the release layer 4. In the case of using a porous material for the heat resistant substrate 1, it is not possible to obtain a surface having enough flatness depending on quality of material in some cases. However, it is possible to obtain a flat surface by providing the release layer 4 to flatten the surface of the release layer 4. For example, in a case of using a silicon oxide film as the release layer 4, it is possible to obtain a flat surface by using an oxide film to which phosphorus or boron is added to perform a reflow.

The third example in Fig. 3 shows a case where, in the step of peeling off the heat resistant substrate 1 from the semiconductor thin film 2, by physically dissolving the release layer 4 provided between the heat resistant substrate 1 and the semiconductor thin film 2, the heat resistant

substrate 1 is peeled off from the semiconductor film 2. As the release layer 4, for example, silicon, silicon nitride, a silicon oxide film, silicon carbide, or a layer formed by applying boron nitride thereto, the cohesion between the semiconductor thin film 2 and the heat resistant substrate 1 depends on a weak cohesion between molecules of these powders. Accordingly, in this case, it is possible to separate the heat resistant substrate 1 and the semiconductor thin film 2 by applying a mechanical stress to peel off the heat resistant substrate 1 from the semiconductor thin film 2, thereby dissolving the release layer 4 (Fig. 3(d)). Additionally, a layer obtained by, for example, covering it with a silicon oxide film may be the release layer 4.

Further, Fig. 4 shows a forth example of the present invention in a case of melting and recrystallizing the semiconductor thin film 2 once formed in the step of forming the semiconductor thin film on the heat resistant substrate 1. For example, the release layer 4 formed of a silicon oxide film is provided on the surface of the heat resistant substrate 1 formed of porous alumina or the like by using a vapor phase method (Fig. 4(a)). A polycrystalline silicon film is formed thereon as the semiconductor thin film 2 by use of the vapor phase method, and again, it is covered with a cap layer 5 formed of silicon oxide film by using a vapor phase method (Fig. 4(b)). A silicon nitride film may be further provided thereon. Next, after being heated and melted, the semiconductor thin film 2 is fixed and recrystallized (Fig. 4(c)), the cap layer 5 is removed. Subsequently, a base body 3 is joined on the semiconductor film 2 (Fig. 4(d)), HF is caused to infiltrate into the heat resistant substrate 1, the silicon oxide film of the release layer 4 is dissolved, and the heat resistant substrate 1 is peeled off (Fig. 4(e)). For heating and melting the semiconductor thin film 2, an energy beam such as a laser or an electron beam maybe used, or heating by infrared radiation and a carbon heater or the like may be used. It is also possible to perform zone melting recrystallization in which a band-shaped melting part is formed in the semiconductor film 2 by irradiating an infrared light linearly onto the semiconductor film 2, or by a linear carbon heater or the like, and the band-shaped melting part is moved. Additionally, in the above-describe example, a case where both of the release layer 4 and the cap layer 5 are formed of silicon oxide film 5 was shown. However in the case of using HF for removing the cap layer 5, the surface thereof is covered with a protective material in order not that the release layer 4 is removed at the same time at this time.

Fig. 5 shows a fifth example of the present invention and is one showing a similar example as the forth example in Fig. 4. In the step of forming a semiconductor thin film 2, a semiconductor crystal 6 is placed to be adjacent to the heat resistant substrate 1 so as to have the same surface as that of the heat resistant substrate 1 (Fig. 5(a)), and the semiconductor thin film 2 is formed on both of the heat resistant substrate 1 and the semiconductor crystal 6 (Fig. 5(b)). The same material of the semiconductor thin film 2 is used for the semiconductor crystal 6. For example, in a case where the semiconductor thin film 2 is polycrystalline silicon, a silicon monocrystal is used for the semiconductor crystal 6. Next, when performing the zone melting recrystallization on the semiconductor thin film 2, the semiconductor thin film 2

on the semiconductor crystal 6 is firstly heated and melted, the heated portion is caused to move. Then, the semiconductor thin film 2 on the heat resistant substrate 1 is sequentially caused to melt from the edge thereof and is caused to sequentially coagulate from the portion above the semiconductor crystal 6 to the portion above the heat resistant substrate 1. By this operation, the semiconductor thin film 2 on the semiconductor crystal 6 is drawn into a crystal orientation of the semiconductor crystal 6, and tends to coagulate with the same crystal orientation. The semiconductor thin film 2 on the heat resistant substrate 1 is also drawn into the portion of the semiconductor thin film 2 and tends to coagulate with the same crystal orientation, the portion having coagulated with the same crystal orientation as the semiconductor crystal 6. For this reason, a large portion of the semiconductor thin film 2 after the recrystallization thereof coagulates with the same crystal orientation as the semiconductor crystal 6, whereby it is possible to obtain the semiconductor thin film 2 having a monocrystal region in a large surface area. Further, an advantage when performing the zone melting recrystallization is that in a case where impurities are included in the semiconductor thin film 2, impurities with a small segregation coefficient are pulled to get together, whereby purification is performed along with the recrystallization. As similar to ones shown according to Fig. 4, in the following steps, a base body 3 is joined to the semiconductor thin film 2 (Fig. 5(d)), the heat resistant substrate 1 is separated by dissolving the release layer 4 (Fig. 5(e)), and further, the semiconductor crystal 6 is separated (Fig. 5(e)).

Fig. 6 is a schematic cross-sectional view for explaining a sixth example of the present invention step by step in the accordance with steps of the manufacturing method, the example being in a case where the manufacturing method of a semiconductor device according to the present invention shown above is applied to a real semiconductor device. A release layer 4 (Fig. 6(a)) is provided on a heat resistant substrate 1 (Fig. 6(b)). As a semiconductor thin film 2, for example, a p-type polycrystalline silicon thin film is formed thereon (Fig. 6(c)) and is covered with a cap layer 5 (Fig. 6(d)). After zone melting recrystallization is performed on the semiconductor thin film 2 (Fig. 6(e)), the cap layer 5 is removed (Fig. 6(f)), and a p<sup>+</sup> diffusion layer 7 and an oxide film 8 are formed on the surface of the semiconductor thin film 2 (Fig. 6(g)). Next, the oxide film 8 is patterned to provide openings 9 in some portions thereof (Fig. 6(h)), a metal layer 10 is formed thereon by use of sputtering, vacuum vapor deposition or the like for aluminum, silver or the like (Fig. 6(i)), and a base body 3 is joined (Fig. 6(j)). Subsequently, the release layer 4 is dissolved to separate the heat resistant substrate 1 (Fig. 6(k)), a junction layer 11 is provided on the surface of the semiconductor thin film 2 to form a p-n junction by use of n<sup>+</sup> diffusion, or an n-type microcrystal film or the like, and further, grid electrodes 12 are provided on the surface thereof (Fig. 6(l)). When the semiconductor device thus obtained is irradiated with a light in a direction shown by arrows 13 in Fig. 6(l), the light is absorbed inside the semiconductor device, and an electromotive force is generated in a film thickness direction of the semiconductor thin film 2 because of the p-n junction provided

in the semiconductor device, whereby it is possible to extract an electric current. A part of the electric current is extracted from the grid electrodes 12, and the other part thereof is extracted from the metal layer 10 through openings 9 provided to the oxide film 8. In addition, the metal layer 10 has a function of reflecting a light to be made incident again on the semiconductor thin film 2, in a case where the light made incident is not absorbed enough by passing through the semiconductor thin film 2 once. According to this method, since melting and recrystallizing of the semiconductor thin film 2 is performed in a state where the all surface thereof is covered with the release layer 4 and the cap layer 5, it is possible to prevent contamination because of impurities upon the heating and melting thereof.

Further, Fig. 7 shows a semiconductor device according to a seventh example of the present invention step sequentially in accordance with manufacturing steps thereof, the semiconductor device being similar to that shown in Fig. 6. The steps in Figs. 7(a) to 7(f) are similar to those in Figs. 6(a) to 6(f). In Fig. 7, a junction layer 11 is formed on the surface of the semiconductor thin film 2 to provide grid electrodes 12 (Fig. 7(g)) and a translucent base body 3 is joined thereon (Fig. 7(h)). Thereafter, the release layer 4 is dissolved to separate the heat resistant substrate 1 (Fig. 7(i)) and a metal layer 10 is provided to be a back-surface electrode (Fig. 7(j)). In this case, a light is irradiated from the translucent base body 3 side as shown by arrows 13.

In the example shown above, the semiconductor device in which the semiconductor thin film 2 is used without patterning. However, the semiconductor thin film 2 may be separated into regions each having an appropriate size, and used. Fig. 8 shows an eighth example of the present invention in this manner. Steps in Figs. 8(a) to 8(f) are similar to those in Figs. 6(a) to 6(f). In Fig. 8(g), a  $p^+$  diffusion layer 7 is formed on the semiconductor thin film 2. An oxide film 8 may be provided as in Fig. 6. However, a case where no oxide film 8 is provided is shown in the drawing for the purpose of simplifying the drawing. After a metal layer 10 is provided thereon (Fig. 8(h)) and is then patterned (Fig. 8(i)), a base body 3 is joined thereon (Fig. 8(j)). The release film 4 is dissolved to separate the heat resistant substrate 1 (Fig. 8(k)). Further, the semiconductor thin film 2 is divided in conformity with the pattern of the metal layer 10 to perform patterning (Fig. 8(l)). At this time, as shown in the figure, for example, a part of the metal layer 10 is caused to be exposed to a space formed by the division of the semiconductor thin film 2. Thereafter, a p-n junction layer (not shown) is formed on the semiconductor thin film 2. Grid electrodes 12 are formed so as to contact the metal layer 10 whose one part is exposed to the space of the semiconductor thin film 2 (Fig. 8(m)). Accordingly, in a case where a semiconductor device is, for example, a semiconductor element for generating an electric power by use of the light irradiation as shown in Figs. 6 and 7, it is possible to obtain the semiconductor device having a configuration in which a plurality of power generation regions depending on the semiconductor thin film 2 are provided on the base body 3 and are connected in series to each other.

In the above-described example, the case where the grid electrodes 12 are used to electrically connect the divided

semiconductor thin film 2. However, for example, a transparent conductive film or the like may be used. Further, a power generation element of a second semiconductor thin film may be superposed on the power generation region of the semiconductor thin film 2. For example, in a ninth example shown in Fig. 9, a state of processing of the space of the semiconductor thin film 2 in this case is shown step by step. A semiconductor thin film 2 which is divided, and on which a p-n junction layer (not shown) is formed, is covered with a power generation element of the second semiconductor thin film 14, the semiconductor thin film 2 being, for example, amorphous silicon or the like and the second semiconductor thin film 14 being of, for example, polycrystalline silicon or the like (Fig. 9(a)). After a portion of this second semiconductor thin film 14 is melted by use of, for example, a laser beam or the like to be removed (Fig. 9(b)), the portion is covered with a transparent conductive film 15 (Fig. 9(c)). Furthermore, parts of the second semiconductor thin film 14 and the transparent conductive film 15 are cut and removed at the same time (Fig. 9 (d)).

In addition, as shown in a tenth example of Fig. 10, after a second semiconductor thin film 14 and a transparent conductive film 15 are formed on an entire surface area (Fig. 10 (a)), two portions are cut and removed by use of, for example, a laser beam or the like (Fig. 10 (b)). Thereafter, one of the cut portions is filled with, for example, a conductive paste or the like, whereby electrical connection is made between the transparent conductive film 15 and a metal film 10 (Fig. 10 (c)). Accordingly, it is possible to obtain a semiconductor device having a configuration in which power generation elements having a laminated structure of the semiconductor thin film 2 and the second semiconductor thin film 14 are provided on the same base body 3 in a plurality of regions and are connected in series.

Figs. 11 and 12 are schematic cross-sectional views for explaining eleventh and twelfth examples of the present invention step by step in accordance with manufacturing steps thereof, the examples being in a case where the manufacturing method of a semiconductor device according to the present invention shown above is applied to still another semiconductor device. The examples shown herein relate to a semiconductor integrated circuit using a semiconductor thin film, and particularly relate to a semiconductor device having a structure in which an integrated circuit is formed and multiple semiconductor thin films are superposed. Steps in Figs. 11(a) to 11(f) and Figs. 12(a) to 12(f) are similar to those in Figs. 6(a) to 6(f). As shown in Fig. 11, on a semiconductor thin film 2 formed on a heat resistant substrate 1 with a release layer 4 interposed therebetween, for example, a base body 3 is joined by using an electrical insulating bonding agent 17 such as a polyimide based resin or low-melting point glass (Fig. 11(g)). After the release layer 4 is dissolved to separate the heat resistant substrate 1 (Fig. 11(h)), an integrated circuit region 18 is formed by performing processing on the semiconductor thin film 2 (Fig. 11(i)). The base body 3 and the bonding agent 17 may be any ones as long as they are resistant to the processing for forming the integrate circuit region 18. For example, if a semiconductor substrate, on which integrated circuits have been originally formed, is used, it is possible to obtain a



semiconductor device having a structure, in which integrated circuits are provided and superposed with an insulating material therebetween. Furthermore, if the semiconductor thin films 2 are repeatedly superposed with the semiconductor device of this example as the base body 3, it is possible to obtain a semiconductor device having a structure in which an integrated circuit is provided and multiple semiconductor thin films are superposed.

Further, as shown in Fig. 12, it is possible that on a heat resistant substrate 1, an integrated circuit region 18 is formed on the surface thereof (Fig. 12(g)) before separating a semiconductor thin film 2, thereafter a base body 3 is joined thereto (Fig. 12(h)), and the heat resistant substrate 1 is separated (Fig. 12(i)). In this case, because it is not necessary that the base body 3 and a bonding agent 17 are resistant to the processing for forming an integrated circuit, the base body 3 may be any one as long as it is capable of mechanically supporting the semiconductor thin film 2, and a degree of freedom in selecting a material thereof is large.

As above, according to the manufacturing method of a semiconductor device of the present invention, since melting and recrystallizing of the semiconductor thin film 2 are performed on the heat resistant substrate 1, it is possible to configure a semiconductor integrated circuit having a multilayered structure, without an influence on operations of the integrated circuit previously formed because of an increase in a temperature during recrystallization. Further, because of this, since it is possible to use heating by use of an infrared radiation heater or a carbon heater as means for melting and recrystallizing, it is possible to process the semiconductor thin film 2 having a large surface area at a time, whereby there is an advantage that productivity improves.

Additionally, as described, in the case of constituting the semiconductor device having a configuration in which an integrated circuit is formed and the semiconductor films 2 are superposed, the thickness of the semiconductor thin film 2 is preferably small as much as possible in a range where there is no influence in operations as an integrated circuit. Therefore, in the case of Fig. 11, for example, it is possible to make the thickness smaller by etching or grinding the semiconductor thin film 2, before forming the integrated circuit in Fig. 11(i) in the case of Fig. 11, and before forming the integrated circuit in Fig. 12(g) in the case of Fig. 12x.

Note that, in the above described respective examples, the case where a polycrystalline silicon thin film and a silicon oxide film are mainly used as the semiconductor thin film 2 and the release layer 4 respectively. However, materials for respective parts are not limited to them.  
[Effect of the Invention]

As described above, in the semiconductor device and the manufacturing method thereof according to the present invention, it is configured in a manner that after a semiconductor thin film is formed on a heat resistant substrate and a base body is formed on the semiconductor thin film, the heat resistant substrate is peeled off from the semiconductor thin film. Accordingly, there are effects that it is possible to prevent intrusion of impurities into the semiconductor thin film, to make a surface area larger, and

that productivity thereof is improved. Furthermore, the effects are that it is possible to realize an integrated structure in which a plurality of semiconductor thin film regions are formed on one base body and are electrically connected to each other. Furthermore, it is possible to realize a semiconductor device in which a degree of freedom in selecting a material for a base body is increased, and in which a lot of functions are integrated.

[Brief Description of the Drawings]

Fig. 1 is a schematic cross-sectional view for explaining a manufacturing method of a semiconductor device according to a first example of the present invention step by step in accordance with manufacturing steps thereof; Figs. 2 to 5 are schematic cross-sectional views for explaining manufacturing methods of semiconductor devices according to second to fifth examples of the present invention step by step in accordance with manufacturing steps thereof; Fig. 6 is a schematic cross-sectional view for explaining a sixth example of the present invention step by step in accordance with manufacturing steps thereof, the sixth example being a case where the manufacturing method of a semiconductor device according to the present invention is applied to a real semiconductor device; Figs. 7 to 12 are schematic cross-sectional views for explaining seventh to twelfth examples of the present invention step by step in accordance with manufacturing steps thereof, the seventh to twelfth examples being cases where the manufacturing method of a semiconductor device according to the present invention is applied to a real semiconductor device; Fig. 13 is a schematic cross-sectional view for explaining a conventional manufacturing method of a semiconductor device step by step in accordance with manufacturing steps thereof; and Figs. 14 to 16 are schematic cross-sectional views each showing a structure of a conventional semiconductor device.

In the drawings, reference numeral 1 denotes a heat resistant substrate; 2, a semiconductor thin film; 3, a base body; and 4, a release layer.

Note that the same reference numerals denote the same or equivalent parts.

Agent HAYASE Kenichi

Fig.1

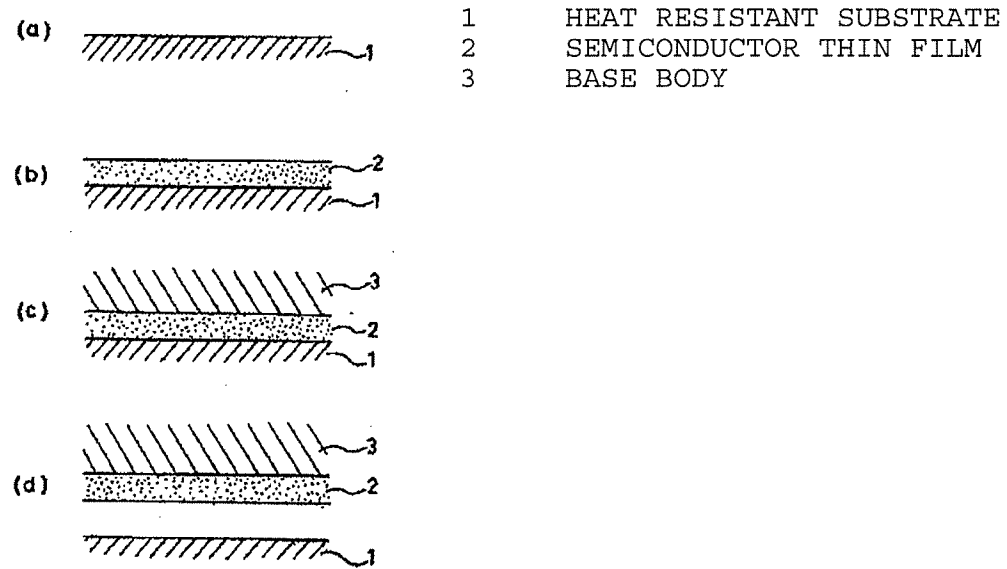


Fig.2

4 RELEASE LAYER

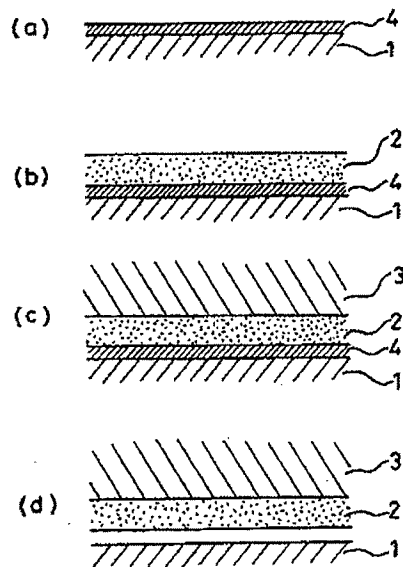


Fig.3

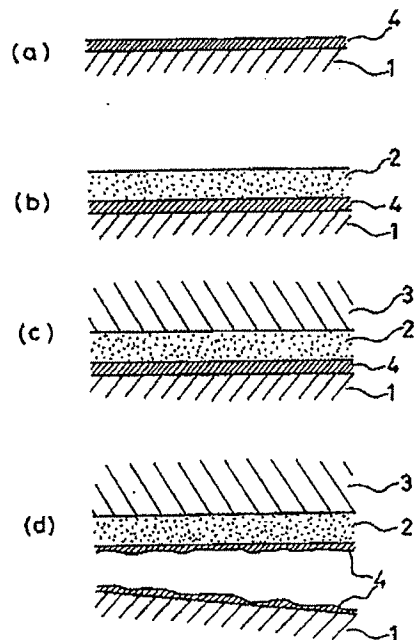


Fig.4

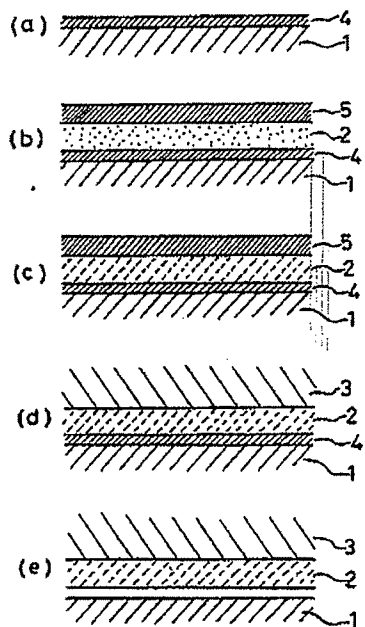


Fig.5

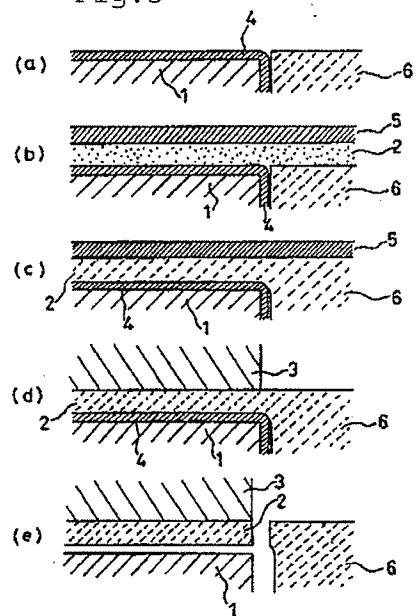


Fig. 6

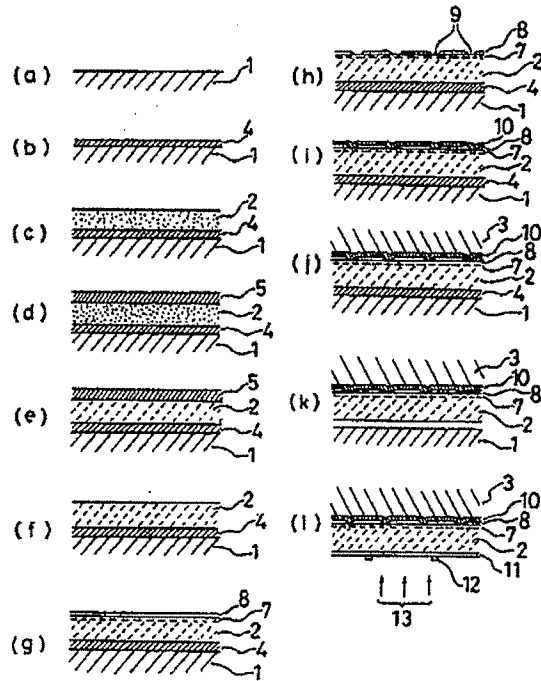


Fig. 7

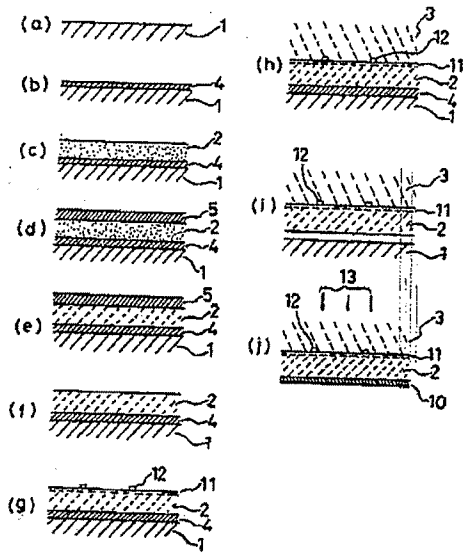


Fig. 8

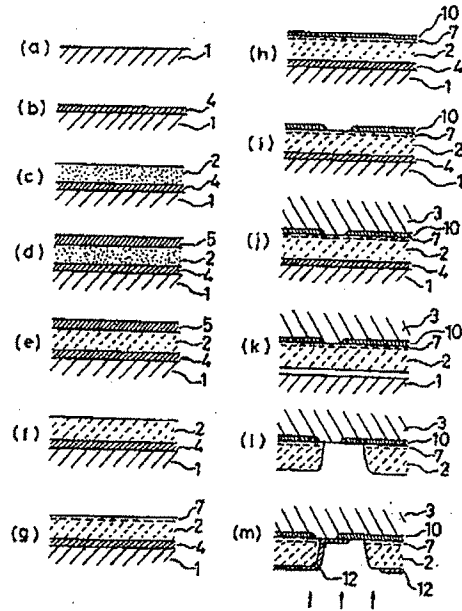


Fig.9

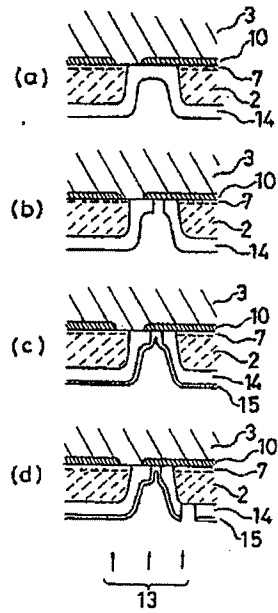


Fig.10

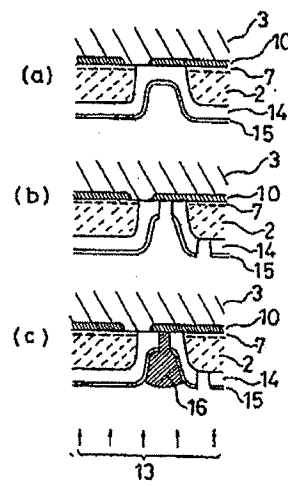


Fig.11

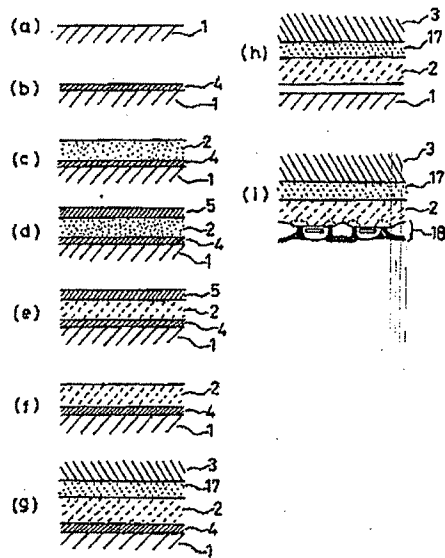


Fig.12

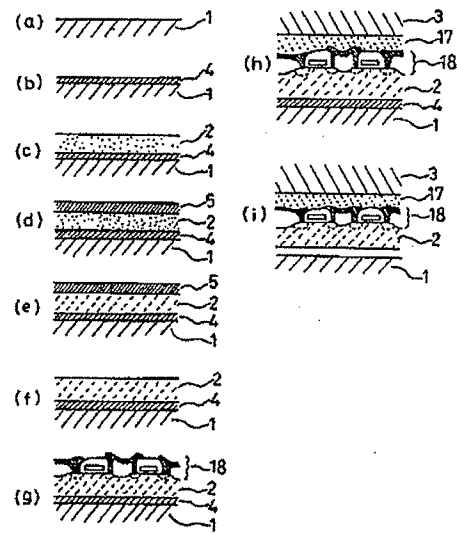


Fig.13

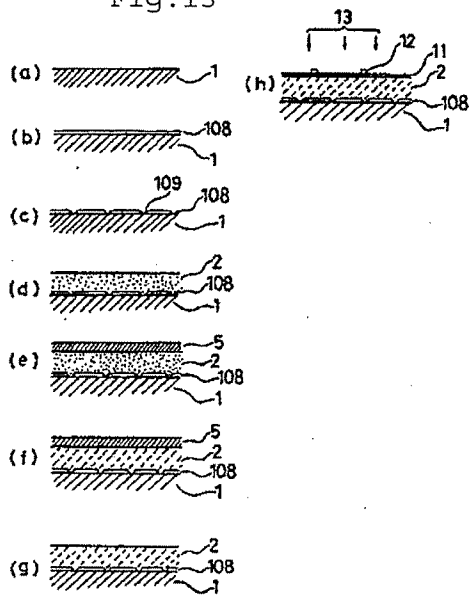


Fig.14

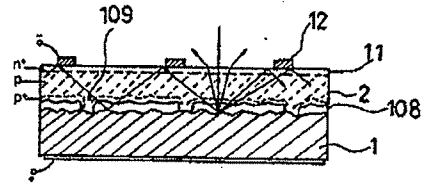


Fig.15

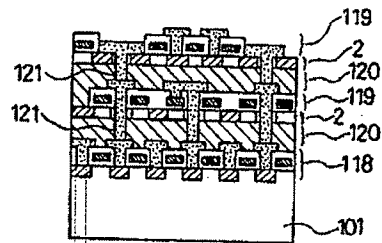


Fig.16

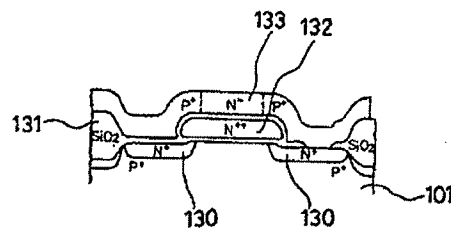


FIG. 1

- 1 HEAT RESISTANT SUBSTRATE
- 2 SEMICONDUCTOR THIN FILM
- 3 BASE BODY

FIG. 2

- 4 RELEASE LAYER